

DSP Platform

for

BF53X

(2011)



Part Number: ADSP-EDU-BF53X

Update: October, 2011, Beijing, China

ADSP-EDU-BF53X CPLD 设计文档

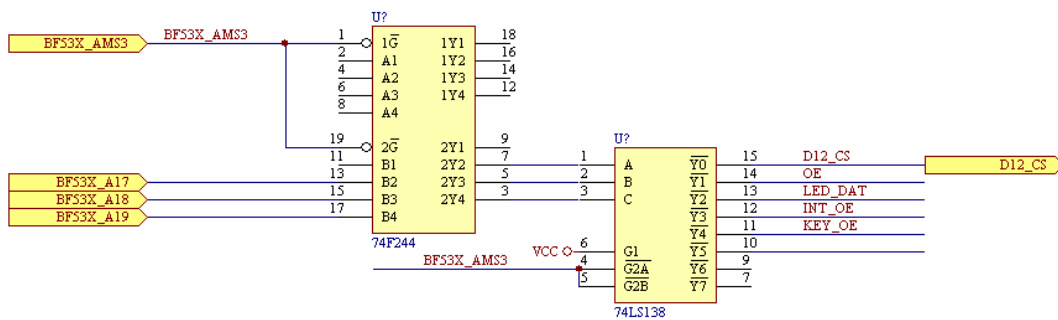
| | |
|--------------------------------|---|
| ADSP-EDU-BF53X CPLD 设计文档 | 1 |
| 概述 | 3 |
| 模块说明 | 3 |
| 地址映射模块 | 3 |
| 设备使能模块 | 3 |
| SPI 片选模块 | 4 |
| PPI 时钟分频模块 | 4 |
| LED 模块 | 4 |
| 键盘模块 | 5 |
| 中断模块 | 6 |

概述

ADSP-EDU-BF53x 开发板上使用了一片 CPLD 作为资源分配，为方便用户自行设计，做此文档。该文档详细记述了 CPLD 内部各个模块的设计原理，文档中提供的原理图仅供说明其设计原理进行参考。

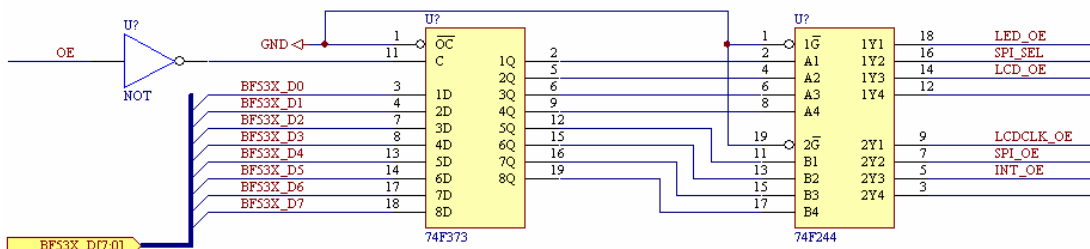
模块说明

地址映射模块



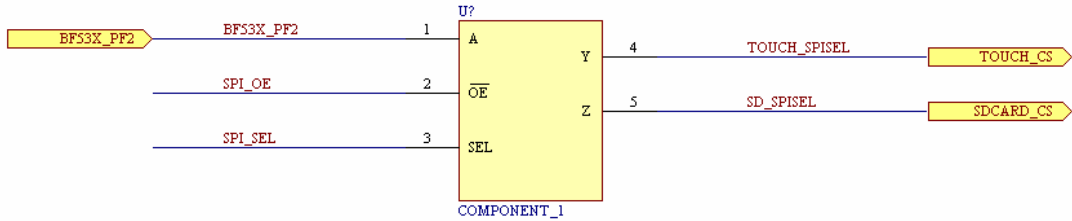
通过 BF53x 的 EBIU 接口的 3 个高位地址线，通过三八译码器译码出 8 个地址，作为外设片选或内部模块寄存器使用，映射地址在 BANK3。

设备使能模块



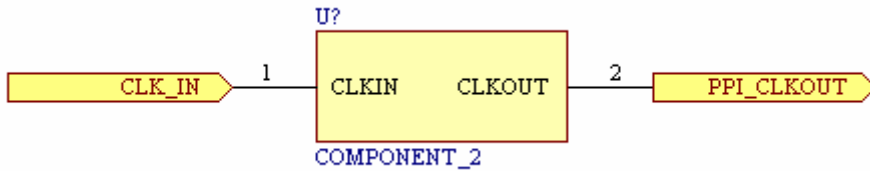
通过 EBIU 总线和锁存器，映射出 8 个模块使能接口，通过数据线访问该模块地址，来设置模块使能状态，锁存器用于维持该状态稳定。

SPI 片选模块



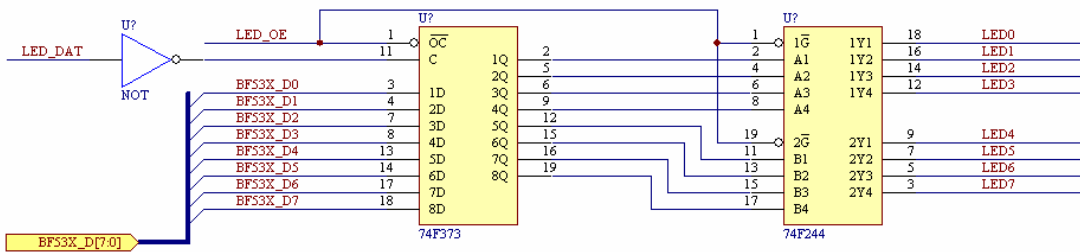
板卡上触摸屏和 SD 卡共用一个 SPI 片选接口 PF2，PF2 在 CPLD 内部做了个切换开关，通过设置 SPI_SEL 的状态来选择将 PF2 管脚连接哪个设备。

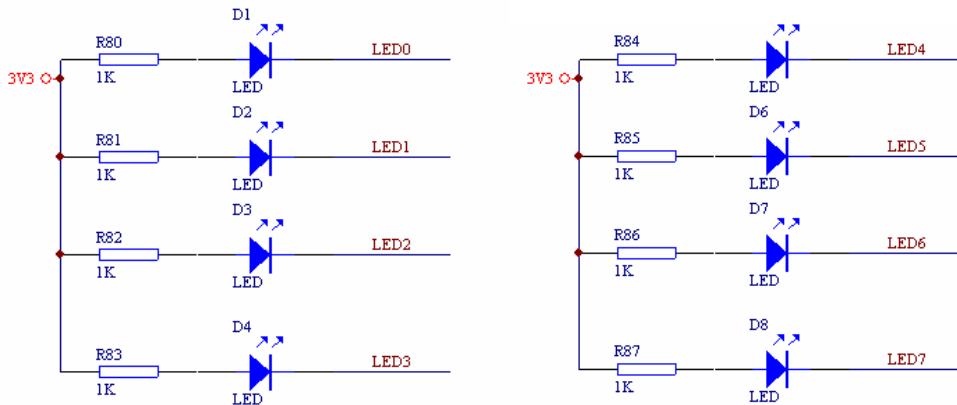
PPI 时钟分频模块



板卡上为 PPI 接口提供时钟的时钟源送入 CPLD，由 CPLD 在其内部做了 1/2 分频后输出给 PPICLK 总线上提供。

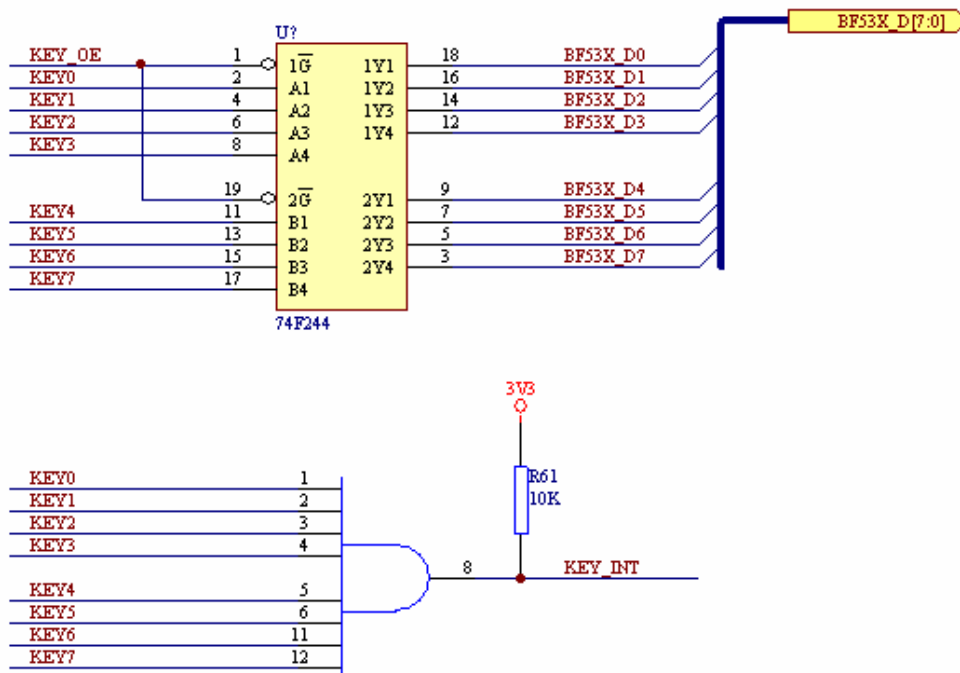
LED 模块

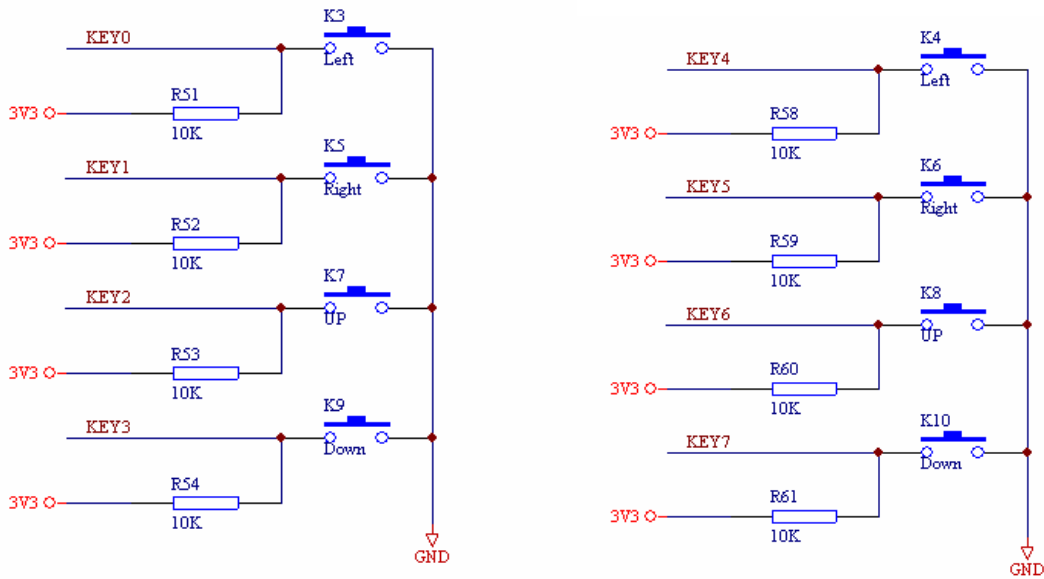




LED 模块采用 EBIU 数据总线送数据，通过锁存器锁存数据状态，通过 245 驱动芯片驱动点亮 LED，采用灌电流方式接入。利用地址线上升沿触发锁存器锁存数据。

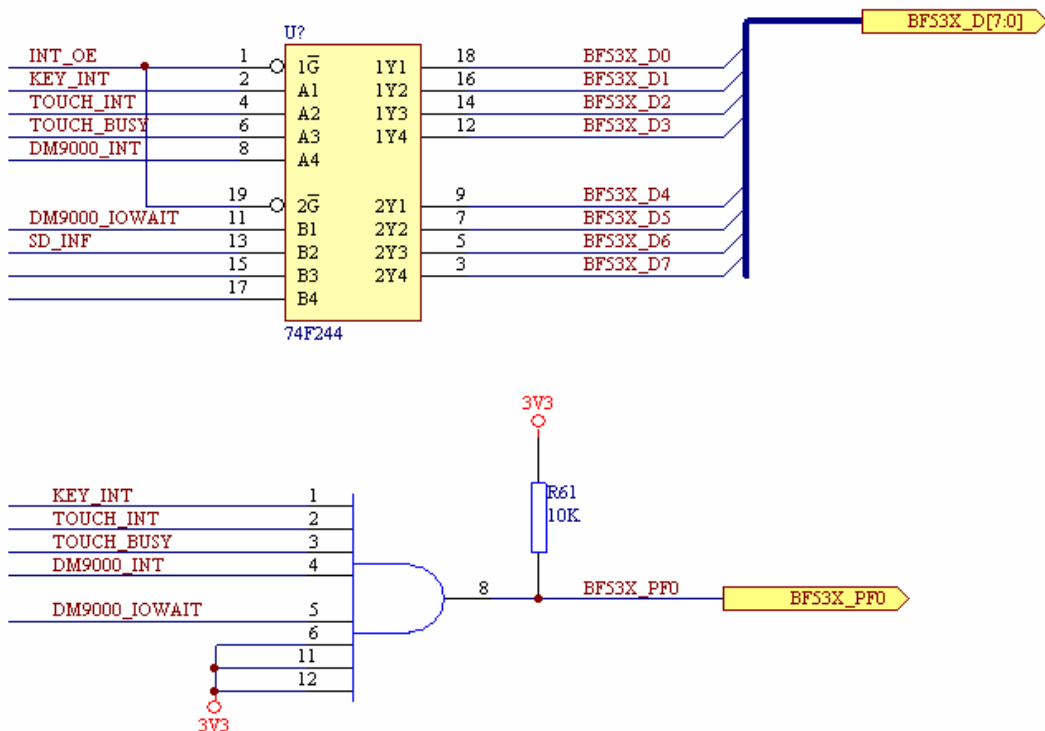
键盘模块





按键键值直接采用 EBIU 接口读取，同时每个按键都连接到一个与门，当按键按下后，与门输出低电平，用于触发按键中断。

中断模块



将板上需要触发中断事件的信号都连接到一个与门中，当有信号出发，即触发 PF0 管脚，然后通过 EBIU 接口读取当前触发中断的信号数据，获取触发中断源。SD 卡没有连接到与门上，仅用于读数查询状态，不会触发中断。